

Implementação de um PLL Digital Trifásico para Aplicação em Condicionadores de Energia

Luiz Eduardo Borges da Silva, Se Un Ahn, Carlos Henrique da Silva, Rondineli R. Pereira e Germano Lambert-Torres

Resumo—Este artigo propõe um novo algoritmo para PLL digital trifásico fundamentado na Transformada Síncrona Modificada (MSRF). O MSRF-PLL é implementado via DSP viabilizando sua aplicação em equipamentos conectados ao sistema de elétrico. O algoritmo garante resposta transitória rápida, operação robusta quando sujeito a distúrbios do sistema de potência e tolerância a ruídos. A estratégia não utiliza controlador PI, aprimorando desta maneira a resposta transitória e a precisão do sinal de sincronismo. O algoritmo é descrito em detalhes e os resultados práticos, para vários tipos de distúrbios, são apresentados e analisados.

Palavras-Chaves—qualidade de energia, condicionadores de energia, distúrbios elétricos, controle, PLL.

I. INTRODUÇÃO

ESTE artigo descreve uma nova estratégia para implementação de um PLL digital trifásico, a ser aplicado em filtros ativos de potência, com resposta transitória rápida e insensível às distorções do sistema de potência.

Desde que um algoritmo para PLL foi proposto em sistemas elétricos trifásicos, Kaura et al [1] estabeleceram uma robusta técnica baseada na transformada síncrona padrão SRF, que se caracteriza pelo bom desempenho e resposta transitória rápida sob níveis de distorção não críticos e reduzido grau de desequilíbrio. Qualquer condição diferente desta implica em sincronismo errado, perda de sincronismo e sinal de saída distorcido.

Conversores conectados ao sistema de potência como retificadores PWM, UPS e filtros ativos de potência tem seu desempenho dependente da precisão do PLL, especificamente aqueles cujos controladores são baseados na SRF.

Os PLL desenvolvidos a partir da teoria da potência instantânea IPT, já foram propostos e apresentaram problemas semelhantes.

A literatura relacionada ao PLL contém vários algoritmos relacionados à implementação de PLL trifásicos. A maioria deles utiliza a referencia síncrona trifásica [1, 8, 9] ou a teoria da potência instantânea IPT [3]. Cada nova estratégia proposta tenta alcançar desempenhos mais ideais e repostas dinâmicas

mais rápidas. Entretanto, todos eles são extremamente dependentes da característica dinâmicas do controlador PI na malha principal do sistema. Mediante nível DC, distorção harmônica e desequilíbrio de tensão, o controlador PI devido a sua própria concepção impõe erro ao ‘phase lock’, distorção ao sinal senoidal de sincronismo e reposta dinâmica precária [1-3, 8, 9].

O algoritmo do PLL proposto aqui é fundamentado na transformada síncrona modificada MSRF, provendo um rápido travamento de fase sem a necessidade de controlador PI nem de medidas trifásicas de tensão. Aplicados aos sistemas trifásicos, o PLL utiliza apenas a medida de tensão da fase A, reduzindo o número de sensores. Também, o desequilíbrio de tensão e as distorções harmônicas não interferem no comportamento do PLL. Em função da estratégia proposta não utilizar o controlador PI na malha principal de controle, a resposta dinâmica é mais rápida e as saídas são sempre senos e co-senos perfeitos como demandado pelo controle em SRF.

O PLL proposto é concebido a partir da combinação de duas estratégias fundamentais: a adaptação do Oscilador de Coulon [5] associado à indexação de uma tabela de seno e co-seno.

O PLL foi implementado no DSP TMS320F2812 com frequência de varredura a 40 kHz. Os resultados, sob críticos níveis de distúrbios, são apresentados.

O diagrama de bloco do PLL é mostrado na Figura 1.

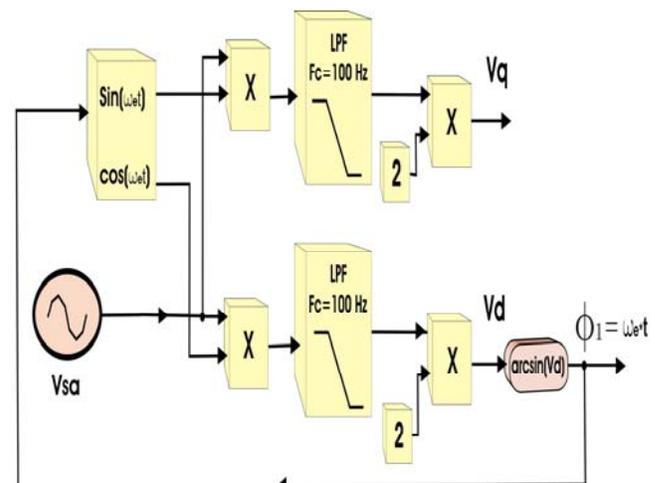


Fig. 1 – Diagrama de Bloco do MSRF-PLL

Os autores da UNIFEI gostariam de agradecer o apoio financeiro proporcionado pelos seguintes órgãos de fomento: CNPq, Fapemig e CAPES.

C. H. da Silva, R. R. Pereira, L. E. Borges da Silva e G. Lambert-Torres são ligados à Universidade Federal de Itajubá (UNIFED), Itajubá, 37.500-503, Minas Gerais (e-mail: {leborges, germano@unifei.edu.br}).

J. L. P. Brittes é engenheiro da Companhia Paulista de Força e Luz (CPFL), Campinas, São Paulo (e-mail: jlpbrittes@cpfl.com.br).

II. ESTRUTURA DO PLL

O PLL proposto é baseado na referência síncrona modificada (MSRF) apresentada pela primeira vez em [5] e posteriormente em [6]. A transformada síncrona padrão SFR utiliza a medida das tensões trifásicas para gerar os sinais senoidais e cossenoidais sincronizados através da decomposição das tensões de fase ABC em eixos síncronos DQ, onde apenas a informação do eixo síncrono D é utilizada para se obter as informações de fase e de frequência da tensão do sistema de potência.

Assim como a transformada síncrona padrão, a MSRF utiliza a informação do eixo síncrono D para obtenção das informações de fase e frequência objetivando a sincronização ao sinal desejado; entretanto a medida trifásica das tensões é dispensável. Apenas a tensão da fase A é utilizada.

A MSRF utiliza como estratégia principal, uma adaptação do Oscilador de Coulon [4] descrito a seguir.

A Figura 2 exibe o diagrama de blocos do Oscilador de Coulon. Nesta técnica o oscilador impõe a frequência a ser analisada, contida no sinal de entrada.

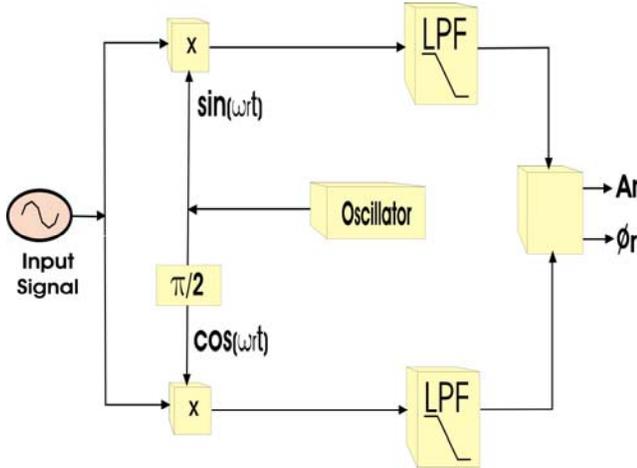


Fig. 2 – Oscilador de Coulon.

Seja o sinal de entrada $x(t)$ definido por:

$$x(t) = \sum_{i=1}^N A_i \sin(\omega_i t + \phi_i) \quad (1.1)$$

É possível descrever a frequência do oscilador $f_r = \omega_r / 2\pi$ e dois outros sinais $x_1(t)$ e $x_2(t)$, onde $x_1(t) = x(t) \cdot \sin(\omega_r t)$ e $x_2(t) = x(t) \cdot \cos(\omega_r t)$.

Então, reescreve-se:

$$x_1(t) = \sum_{i=1}^N A_i \sin(\omega_i t + \phi_i) \cdot \sin(\omega_r t) \quad (2)$$

$$x_1(t) = \sum_{i=1}^N \frac{A_i}{2} \{ \cos[(\omega_i - \omega_r)t + \phi_i] - \cos[(\omega_i + \omega_r)t + \phi_i] \} \quad (3)$$

$$x_2(t) = \sum_{i=1}^N A_i \sin(\omega_i t + \phi_i) \cdot \cos(\omega_r t) \quad (4)$$

$$x_2(t) = \sum_{i=1}^N \frac{A_i}{2} \{ \sin[(\omega_i - \omega_r)t + \phi_i] + \sin[(\omega_i + \omega_r)t + \phi_i] \} \quad (5)$$

Definindo $f_1 = \omega_1 / 2\pi$ como a frequência fundamental, $\omega_i = i\omega_1$ e $\omega_r = r\omega_1$, as equações 1.3 e 1.5 tornam-se:

$$x_1(t) = \sum_{i=1}^N \frac{A_i}{2} \{ \cos[(i-r)\omega_1 t + \phi_i] - \cos[(i+r)\omega_1 t + \phi_i] \} \quad (6)$$

$$x_2(t) = \sum_{i=1}^N \frac{A_i}{2} \{ \sin[(i-r)\omega_1 t + \phi_i] - \sin[(i+r)\omega_1 t + \phi_i] \} \quad (7)$$

Para extrair a componente fundamental do sinal de entrada, r deve ser unitário nas equações 6 e 7. Desta maneira obtém-se:

$$x_{1/1}(t) = \frac{A_1}{2} \cos(\phi_1) - \frac{A_1}{2} \cos(2\omega_1 t + \phi_1) + \sum_{i=2}^N \frac{A_i}{2} \{ \cos[(i-1)\omega_1 t + \phi_i] + \cos[(i+1)\omega_1 t + \phi_i] \} \quad (8)$$

$$x_{2/1}(t) = \frac{A_1}{2} \sin(\phi_1) - \frac{A_1}{2} \sin(2\omega_1 t + \phi_1) + \sum_{i=2}^N \frac{A_i}{2} \{ \sin[(i-1)\omega_1 t + \phi_i] + \sin[(i+1)\omega_1 t + \phi_i] \} \quad (9)$$

O sinal obtido após a modulação, equações 8 e 9, contém uma componente DC relacionada à frequência do Oscilador de Coulon, e uma componente AC relacionada às demais frequências. As componentes AC, ripples, possuem frequências duas vezes maiores que a frequência do oscilador de Coulon, isto é, a frequência fundamental no caso do PLL.

Diferentemente da transformada síncrona trifásica, onde o termo relacionado à frequência síncrona contribui apenas para a parcela DC, em função do efeito anulatório entre as fases, aqui a frequência escolhida contribui também com as componentes AC contida no ripple.

Posteriormente, o sinal resultante passa por um filtro passa-baixa e é então inversamente transformado para obtenção da componente de frequência desejada.

Uma adaptação no Oscilador de Coulon é desenvolvida para aplicação na estratégia do PLL proposto, aqui denominada MSRF-PLL e apresentada na Figura 3.

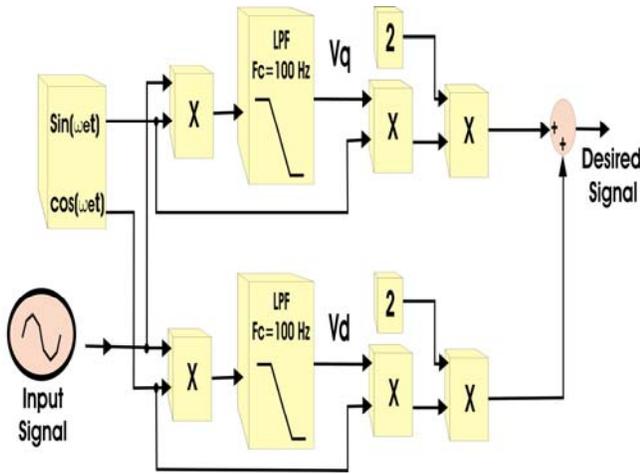


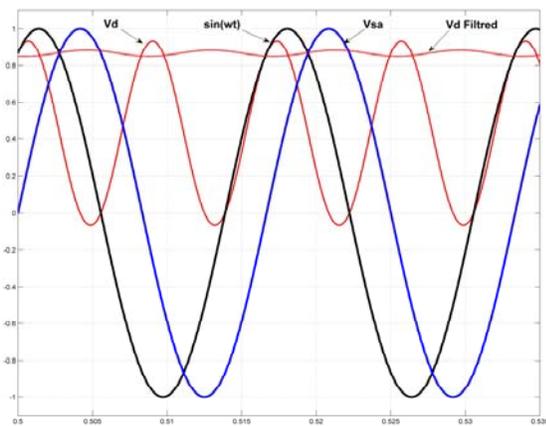
Fig. 3 – Adaptação do Oscilador de Coulon

III. COMPORTAMENTO DO MSRF-PLL

A tensão de interesse é a componente D do pseudo-eixo síncrono V_d obtida na equação 9. Para um sinal de entrada senoidal V_{sa} , o pseudo-eixo síncrono V_d contém uma componente de tensão DC proporcional a diferença de fase entre V_{sa} e o sinal de sincronização, $\Delta\phi_1$, e ripples relacionados às componentes fundamental e frequências harmônicas contidas em V_{sa} .

Aplicado ao filtro passa-baixa, a diferença de fase $\Delta\phi_1$ pode ser obtida diretamente pela função $\arcsin(V_d)$.

A Figura 4 ilustra o pseudo-eixo síncrono V_d para uma diferença de fase hipotética de 30° entre V_{sa} e o sinal de sincronismo via MSRF, $\sin(\omega_e t)$.

Fig. 4 – Eixo Vd para Diferença de Fase de 30°

Considerando que a diferença de fase $\Delta\phi_1$ seja suficientemente pequena, a equação 9 pode ser linearizada e reescrita como (10):

$$V_d(t) \cong A_1 \cdot (\phi_1) \quad (10)$$

Uma vez que as informações de fase e frequência sejam obtidas, o travamento de fase, 'phase-lock', pode ser facilmente efetuado.

IV. A ESTRATÉGIA DO MSRF-PLL

A Figura 5 mostra o diagrama de blocos em malha fechada do controle do MSRF-PLL.

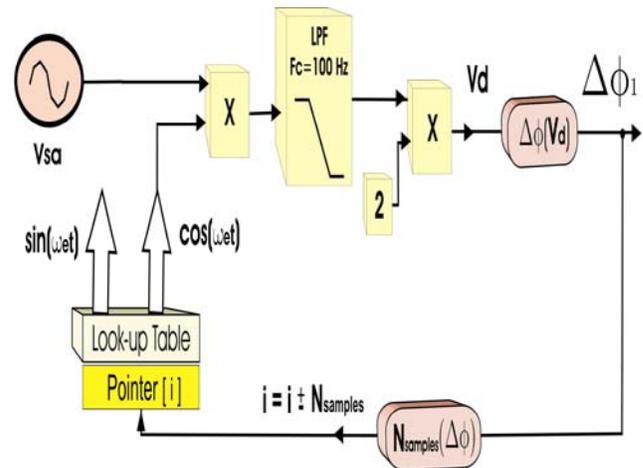


Fig. 5 – Malha de Controle do MSRF-PLL

A frequência de amostragem do PLL é 40 kHz resultando em 668 amostras para cada período T da frequência fundamental, 60Hz. Isto significa que, cada amostra contém 0.53 graus elétricos. A diferença de fase calculada $\Delta\phi_1$ pode ser então diretamente relacionada a um número equivalente de amostras (N_{samples}).

A ação realizada para obter o 'phase lock' é aplicada apenas deslocando-se o ponteiro da tabela da função seno (i) um número de amostras (N_{samples}) proporcional à diferença de fase $\Delta\phi_1$. Este procedimento garante o sincronismo entre o sinal $\sin(\omega_e t)$, gerado a partir da tabela, e o sinal de entrada V_{sa} . Deve ser observado que os sinais $\sin(\omega_e t)$ e $\cos(\omega_e t)$, obtidos a partir da tabela, são sinais senoidais puros, livres de distorção. No instante em que o sistema é travado, phase lock, a componente DC de V_d é zero.

A resposta dinâmica do MSRF-PLL é dependente da resposta dinâmica do filtro passa-baixa utilizado para filtrar o ripple contido em V_d . A frequência de 120 Hz é a componente crítica a ser filtrada no sinal V_d . Assim, uma atenção especial deve ser destinada ao projeto deste filtro. Neste trabalho, um filtro elíptico de quarta ordem com frequência de corte em 100Hz foi utilizado.

V. IMPLEMENTAÇÃO DO ALGORITMO MSRF-PLL

O algoritmo do MSRF-PLL foi implementado no DSP TMS320F2812 da Texas Instruments com frequência de amostragem de 40 kHz. O fluxograma do algoritmo é exibido na Figura 6.

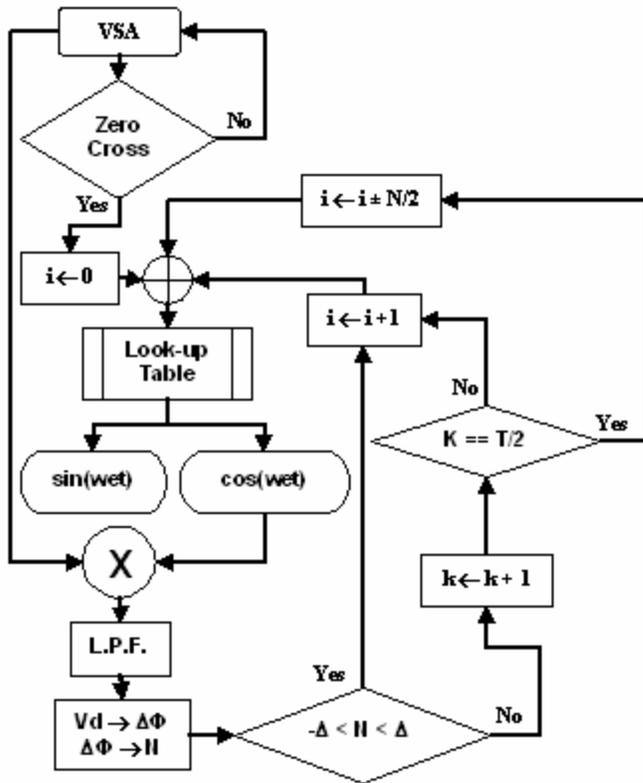


Fig. 6 – Fluxograma do MSRF-PLL

Para iniciar o algoritmo e garantir a validade da equação 1.10, o DSP aguarda a primeira passagem pelo zero de V_{sa} , e então inicia a execução do algoritmo MSRF_PLL como explicado anteriormente. Depois de inicializado o algoritmo, o erro de fase é calculado a cada período de amostragem, i.e., a cada 25μsec.

O máximo erro de fase aceitável é de dois graus elétricos ou o deslocamento de quatro amostras, adiantadas ou atrasadas.

A ação de controle é tomada, quando necessária, a cada 334 amostras (ou $T/2$) definida pelo tempo de subida do filtro passa - baixa escolhido. O algoritmo é completamente executado em 4μs.

VI. RESULTADOS EXPERIMENTAIS

A Figura 7 mostra a resposta transitória para um afundamento de tensão de 0.5 pu. Como observado, o MSRF-PLL é indiferente ao afundamento de tensão.

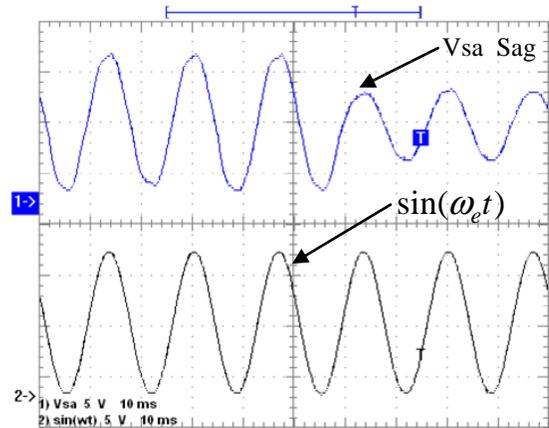


Fig. 7 – Resposta do MSRF-PLL para Sag de 0.5pu

A Figura 8 mostra o comportamento do MSRF-PLL sob níveis severos de distorção da tensão. O sinal de saída limpo do PLL sinal demonstra seu excelente desempenho.

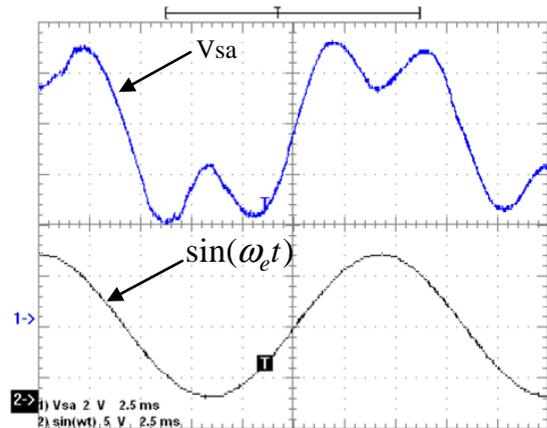


Fig. 8 - Comportamento para Tensão Distorcida

A Figura 9 exibe outra característica do MSRF-PLL, a imunidade ao ruído. O ruído contido em V_{sa} é resultado da frequência de chaveamento proveniente da operação do filtro ativo de potência.

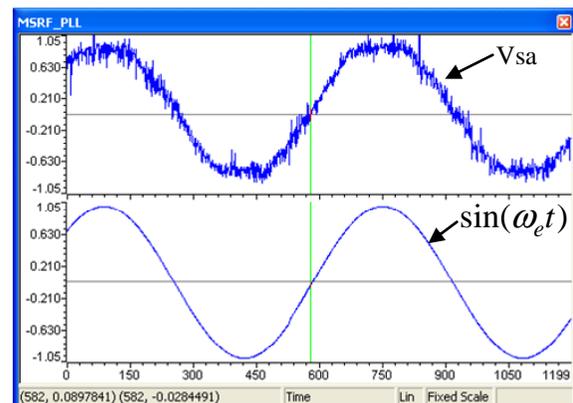


Fig. 9 - Imunidade ao Ruído

A Figura 10 mostra a resposta dinâmica do MSRF-PLL para um salto de fase de 30° . O sinal de saída PLL adapta-se em menos de um ciclo, impondo agilidade à ação de sincronismo.

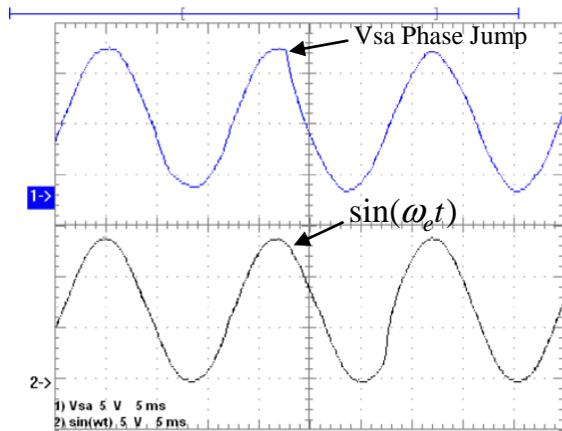


Fig. 10 - Resposta para Salto de Fase de 30°

Finalmente, a Figura 11 exibe o pior distúrbio imposto ao sistema de potência, o afundamento de tensão associado ao salto de fase. A resposta transitória se mantém tão rápida quanto anteriormente.

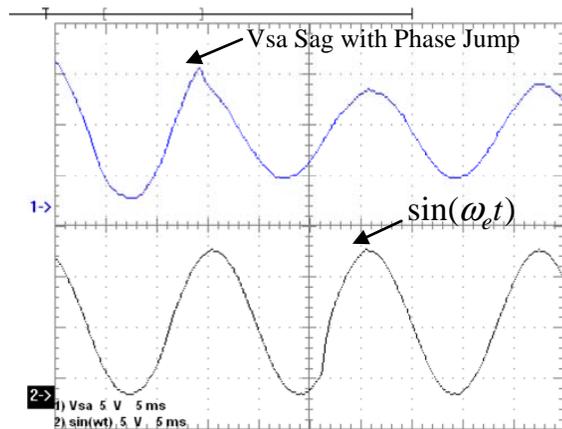


Fig. 11 – Resposta do MSRF-PLL para Afundamento de 0.5pu com Salto de Fase de 30°

VII. CONCLUSÃO

O MSRF_PLL se mostrou extremamente robusto aos distúrbios presentes no sistema de potencia, provendo sempre senos e co-senos puros independentemente da natureza do distúrbio contido na tensão do sistema.

A resposta dinâmica do MSRF_PLL, mesmo para os distúrbios severos e incomuns, situa-se em $2/3$ do período da frequência fundamental, i.e., aproximadamente 10,6 ms. O algoritmo é também imune ao ruído, característica esta importante em aplicações onde inversores são utilizados. O MSRF_PLL foi testado sob condições severas e os resultados exibem a eficiência da estratégia e a robustez do algoritmo.

A utilização deste PLL se deu em um filtro ativo paralelo e a estabilidade bem como o sincronismo foram testados e confirmados sob condições harmônicas e flutuação de carga severa.

O algoritmo é facilmente implementado no DSP e nenhuma melhoria futura é demandada.

VIII. REFERÊNCIAS BIBLIOGRÁFICAS

- [1] V. Kaura e V. Blasko, "Operation of a phase locked loop system under distorted utility conditions," IEEE trans. on Industry Applications, Vol. 33, No. 1, pp. 58-63, 1997.
- [2] S.-K.Chung, "Phase-locked loop for grid-connected three-phase power conversion systems" IEE Proc-Electr. Power Appl., Vol. 147, No. 3, May 2000, pp. 213-219.
- [3] S.A.O. Silva, E.E.A.A. Coelho, "Analysis and Design of a Three-Phase PLL Structure for Utility Connected Systems under Distorted Conditions" Proceedings of Sixty International Conference on Industrial Applications IEEE/INDUSCON - IEEE, 2004.
- [4] S. Tnani, M. Mazaudier, A.Berthon e S.Diop, "Comparison Between Different Real-Time Harmonic Analysis Methods for Control of Electrical Machines" PEVD94, pp. 4946-4951.
- [5] C.H. Silva, V.F. Silva e L.E. Borges da Silva, "Synchronous Frame Based Controller Improvement for Active Series Filters under Unbalanced Conditions in Three Phase - Four Wire Systems" Proceedings of 7th International Conference on Industrial Applications IEEE/INDUSCON, 2006.
- [6] C.H. Silva, V.F. Silva, L.E. Borges da Silva e G. Lambert-Torres, "Optimizing the Series Active Filters under Unbalanced Conditions Acting in the Neutral Current " Proceedings of International Conference on Industrial Electronics IEEE/ISIE, 2007. *To be published.*
- [7] P.C. Tan, D.G. Holmes e R.E. Morrison, "Control of Active Filter in 25kv AC Traction System" AUPEC 2000, pp 63-68.
- [8] S.M. Silva, B.M. Lopes, B.J. Cardoso Filho, R.P. Campana e W.C. Boaventura, "Performance Evaluation of PLL Algorithms for Single-phase Grid-connected Systems" 39th. Industry Applications Society Annual Meeting, IAS2004.
- [9] L.N. Arruda, S.M. Silva e B.J. Cardoso Filho, "PLL Structures for Utility Connected Systems". 36th. Industry Applications Society Annual Meeting, IAS2001, USA, 2001.